

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-122621

(43)Date of publication of application : 24.05.1991

(51)Int.Cl.

G02F 1/136
G02F 1/1343

(21)Application number : 02-249025

(71)Applicant : HONEYWELL INC

(22)Date of filing : 20.09.1990

(72)Inventor : SARMA KALLURI R

(30)Priority

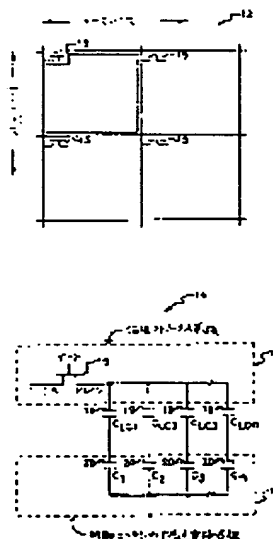
Priority number : 89 410185 Priority date : 20.09.1989 Priority country : US

(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE FOR GRAY SCALE AND PRODUCTION THEREOF

(57)Abstract:

PURPOSE: To improve the performance and yield of a product by separating an active matrix array and a control capacitor array between two display glass boards.

CONSTITUTION: A thin film transistor(TFT) 15 and a control capacitor 20 are respectively formed on two independent boards 16 and 18, an active matrix array 12 is formed on the board 16 and the control capacitor 20 is formed on the common electrode board 18 respectively. Namely, the active matrix array is separated from the control capacitor array. Thus, since an entire production process and the number of processes are separated between the active matrix board and the common electrode board, the control of the production process is facilitated and a design parameter is optimized.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-122621

⑤ Int. Cl.⁵

G 02 F 1/136
1/1343

識別記号

5 0 0

庁内整理番号

9018-2H
9018-2H

⑬ 公開 平成3年(1991)5月24日

審査請求 未請求 請求項の数 5 (全11頁)

⑭ 発明の名称 グレースケール用アクティブマトリックス液晶表示装置およびその
製作方法

⑯ 特 願 平2-249025

⑰ 出 願 平2(1990)9月20日

優先権主張 ⑱ 1989年9月20日 ⑲ 米国(US) ⑳ 410,185

㉑ 発 明 者 カルーリ・アール・サ アメリカ合衆国 85202 アリゾナ州・メサ・サウス ロ
ーマ ス アルトス アヴェニュー・2352

㉒ 出 願 人 ハネウエル・インコー アメリカ合衆国 55408 ミネソタ州・ミネアポリス ハ
ボレーテッド ネウエル・プラザ(番地なし)

㉓ 代 理 人 弁理士 山川 政樹 外3名

明 細 書

1. 発明の名称

グレースケール用アクティブマトリックス液晶
表示装置およびその製作方法

2. 特許請求の範囲

(1) ハーフトーンのグレースケールを有する広
視角型アクティブマトリックス液晶表示装置であ
つて、

第一基板上の複数の画素と；

前記第一基板上に設けられ、それぞれが上記複
数の画素群のうち対応する一画素に接続した複数
のトランジスタと；

第二基板上の複数の制御コンデンサグループと
を有し；

各制御コンデンサグループは複数の制御コンデ
ンサを有し、

各制御コンデンサグループは前記複数の画素の
各々に対応しており、

各制御コンデンサグループ内の各制御コンデ
ンサは一画素を形成し、かつ前記一画素のキャ

パシタンスに直列に接続されており、

前記複数の制御コンデンサは共通の一結線を有
する、

ことを特徴とする広視角型アクティブマトリッ
クス液晶表示装置。

(2) ハーフトーンのグレースケールを有する広
視角型アクティブマトリックス液晶表示装置であ
つて、

第一ガラス基板と；

前記第一ガラス基板上に形成され、複数の制御
コンデンサの一領域を形成する一蝕刻パターンを
有し且つ前記複数の制御コンデンサ用の一共通電
極として使用されるインジウム酸化スズの第一層
と；

前記第一インジウム酸化スズ層上に形成され、
前記複数の制御コンデンサ用の前記誘電体を形成
する一蝕刻パターンを有する窒化珪素誘電体の第
一層と；

前記第一窒化珪素誘電体層上に形成され、複数
の画素の複数の面積を形成する一蝕刻パターン

を有するインジウム酸化スズの第二層と；

前記第二インジウム酸化スズ層上に形成されたポリイミドからなる第一整列層と；

から構成したことを特徴とする広視角型アクティブマトリックス液晶表示装置。

(3) 複数の画素と、複数の構成副画素と、ハーフトーンのグレースケールとを有する広視角型アクティブマトリックス液晶表示装置を製作する方法であつて、

第一ガラス基板上に一制御コンデンサアレイを製作する段階であつて、複数のコンデンサが複数の副画素に接続されており、

ガラス上に第一インジウム酸化スズ層を形成する段階と、

前記第一インジウム酸化スズ層を徐冷する段階と、

前記制御コンデンサアレイを定義する第一パターンを使用して前記第一インジウム酸化スズ層をエッチングする段階と、

前記第一インジウム酸化スズ層に一窒化珪素層

の間に液晶材料が存在する段階と、

からなることを特徴とするアクティブマトリックス液晶表示装置の製作方法。

(4) ハーフトーンのグレースケールを有する広視角型アクティブマトリックス液晶表示装置を製作する方法であつて、

第一基板上に一制御コンデンサアレイを製作する段階であつて、複数のコンデンサが複数の副画素に直列に接続されており、

約 300 オングストロームの第一インジウム酸化スズ層をガラス上に約摂氏 300 度でスパッタリングによつて形成する段階と、

前記インジウム酸化スズを約摂氏 400 度で約 30 分間徐冷する段階と、

前記第一インジウム酸化スズ上に前記制御コンデンサアレイを定義する第一パターンを形成する段階と、

前記第一パターンをエッチングする段階と、

約 12,000 オングストロームの窒化珪素誘電体を前記第一インジウム酸化スズ層上にプラズマに

を形成する段階と、

第二パターンを使用して前記一窒化珪素層をエッチングすることによつて、各画素を構成する複数の副画素のうちの一個に対応する一制御コンデンサを除去する段階と、

第二インジウム酸化スズ層を形成する段階と、

前記第二インジウム酸化スズ層を徐冷する段階と、

前記複数の副画素に対応する複数の面積を定義する第三パターンを使用して前記インジウム酸化スズをエッチングする段階と、

からなることを特徴とする制御コンデンサアレイを製作する段階と、

複数のトランジスタと前記複数の副画素とを有する第二ガラス基板上に一アクティブマトリックスを製作する段階と、

前記第二ガラス基板上のアクティブマトリックスに隣接した前記第一ガラス基板上に前記制御コンデンサアレイを並列する段階であつて、前記コンデンサアレイと前記アクティブマトリックスと

によつて形成する段階と、

各画素を構成する複数の副画素のうちの一個に対応する一制御コンデンサを除去するための第二パターンを形成する段階と、

前記第二パターンをエッチングする段階と、

約 300 オングストロームの第二インジウム酸化スズ層を前記窒化珪素誘電体上に約摂氏 300 度でスパッタリングによつて形成する段階と、

前記第二インジウム酸化スズ層を約摂氏 400 度で約 30 分間徐冷する段階と、

前記第二インジウム酸化スズ層上に前記複数の副画素を形成する複数の電極を定義する第三パターンを形成する段階と、

前記第三パターンをエッチングする段階と、

からなることを特徴とする制御コンデンサアレイの製作段階と、

第二基板上に一アクティブマトリックスを製作する段階であつて、前記第二基板は複数の画素と、前記複数の画素を切換える複数の薄膜トランジスタとを有することを特徴とする段階と、

前記第一基板上の前記制御コンデンサアレイと前記第二基板上のアクティブマトリックスとの間に液晶材料をサンドイッチする段階であつて、前記アレイと前記マトリックスとが合体されて前記アクティブマトリックス液晶表示装置を形成する段階と、

からなることを特徴とするアクティブマトリックス液晶表示装置の製作方法。

(5) ハーフトーンのグレースケールを有する広視角型アクティブマトリックス液晶表示装置を製作する方法であつて、

第一基板上に一制御コンデンサアレイを製作する段階であつて、複数のコンデンサが複数の副画素に直列に接続されており、

約 300 オングストロームの第一インジウム酸化スズ層をガラス上に約摂氏 300 度でスパッタリングによつて形成する段階と、

前記インジウム酸化スズを約摂氏 400 度で約 30 分間徐冷する段階と、

前記第一インジウム酸化スズ上に前記制御コン

の製作段階と、

第二基板上に一アクティブマトリックスを製作する段階であつて、前記第二基板は複数の画素と、前記複数の画素を切換える複数の薄膜トランジスタとを有することを特徴とし、

約 300 オングストロームのインジウム酸化スズ層を一ガラス基板上に約摂氏 300 度でスパッタリングによつて形成する段階と、

前記インジウム酸化スズ層を約摂氏 400 度で約 30 分間徐冷する段階と、

約 1200 オングストロームのニクロム層を前記インジウム酸化スズ層上にスパッタリングによつて形成する段階と、

複数の画素と複数のゲートバスとを定義する第一パターンを前記ニクロム層上と前記インジウム酸化スズ層上とに形成する段階と、

前記第一パターンをエッチングする段階と、

約 3000 オングストロームの窒化珪素層を前記ニクロム層上に約摂氏 250 度でプラズマ強化化学蒸着によつて形成する段階と、

デンサアレイを定義する第一パターンを形成する段階と、

前記第一パターンをエッチングする段階と、

約 12,000 オングストロームの窒化珪素誘電体を前記第一インジウム酸化スズ層上にプラズマによつて形成する段階と、

各画素を構成する複数の副画素のうちの一個に対応する一制御コンデンサを除去するための第二パターンを形成する段階と、

前記第二パターンをエッチングする段階と、

約 300 オングストロームの第二インジウム酸化スズ層を前記窒化珪素誘電体上に約摂氏 300 度でスパッタリングによつて形成する段階と、

前記第二インジウム酸化スズ層を約摂氏 400 度で約 30 分間徐冷する段階と、

前記第二インジウム酸化スズ層上に前記複数の副画素を形成する複数の電極を定義する第三パターンを形成する段階と、

前記第三パターンをエッチングする段階と、

からなることを特徴とする制御コンデンサアレイ

約 1000 オングストロームの無定形珪素層を前記窒化珪素層上に約摂氏 250 度でプラズマ強化化学蒸着によつて形成する段階と、

前記薄膜トランジスタ用の複数のアイランドを定義する第二パターンを前記無定形珪素層上と前記珪素層上とに形成する段階と、

前記第二パターンをエッチングする段階と、

前記無定形層上に約 5000 オングストロームのアルミニウム合金層をスパッタリングによつて形成する段階と、

前記複数の薄膜トランジスタ用の複数のソースと複数のドレインとを定義する第三パターンを前記アルミニウム合金層上に形成する段階と、

前記第三パターンをエッチングする段階と、

約 10,000 オングストロームの二酸化珪素パッシベーション層を約摂氏 250 度で前記アルミニウム合金層上にプラズマ強化化学蒸着によつて形成する段階と、

約 1500 オングストロームのアルミニウム合金遮光層を前記パッシベーション層上にスパッタリ

ングによつて形成する段階と、

前記遮光層上に第四パターンを形成する段階と、

前記第四パターンをエッチングする段階と、

前記パッシベーション層上に第五パターンを形成する段階と、

前記第五パターンをエッチングすることによつて前記パッシベーション層と前記ニクロム層とから前記複数の画素を除去する段階と

からなることを特徴とするアクティブマトリックスの製作段階と、

前記第一層と前記第二層との間に液晶材料をサンドイッチする段階であつて、該二層が合体されて前記アクティブマトリックス液晶表示装置を形成する段階と、

からなることを特徴とするアクティブマトリックス液晶表示装置の製作方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は液晶表示装置に関し、特にアクティブマトリックス液晶表示装置 (AMLCD) に関する。

生成する方法がすでに開発されている。ハーフトーン化は、各画素を多数の副画素に分割して、各副画素に制御コンデンサ一個を直列に接続して達成している。これらの制御コンデンサは、分圧器として機能する。該制御コンデンサの設定値を適切に選択することにより、副画素の電圧が変更される。該変更によつて各画素が選択されて励起されると、該副画素の両端に現れる電圧は、飽和電圧以上となる。一方、選択されなかつた副画素の電圧は、しきい電圧以下となる。薄膜トランジスタ (TFT) のソース電圧を変えていずれのグレーのレベルを選択した場合でも、せいぜい副画素一個がしきい値電圧 (V_{th}) と飽和電圧 (V_s) との間が存在するのみである。これにより、画素の輝度とグレースケールとの視角への依存度が大幅に低められる。選択された各画素の電圧の値を決定する制御コンデンサのキャパシタンスは、該コンデンサの面積もしくは誘電体の厚さを変更することによつて調整される。これに関連した従来技術の分野では、複数の制御コンデンサとアクティブマト

リより詳細には、本発明は、グレースケールと、改良された視角度とを有するアクティブマトリックス液晶表示装置の製作方法に関する。

〔従来技術〕

平坦な形態のアクティブマトリックス液晶表示装置は、従来の陰極管 (CRT) 表示装置と比較して重量が軽く、体積が少なく、消費電力が低く、価格が安く、かつ信頼性が高い表示装置となる可能性を有することが証明されている。しかしアクティブマトリックス液晶表示装置のパネルには、ある大きな問題がある。それは、十分な視角を有するグレースケールの製作が困難であることである。多数の表示アプリケーションでは、広視角のグレースケールを必要とする。このグレースケールなしでは、アクティブマトリックス液晶表示装置のパネルのアプリケーションはきわめて限定されたものとなる。

これに関連する従来技術の分野では、ハーフトーンのアプローチによつて広視角型のアクティブマトリックス液晶表示装置用にグレースケールを

リックスアレイ一個とが同時に同一の基板上で製作される。

該従来技術のひとつの大きな問題として、複数の制御コンデンサを有するアクティブマトリックスアレイ一個を同一基板上で製作する場合、設計と加工との間でトレードオフが必要になることが挙げられる。こうしたトレードオフは、製品の性能や歩留りに悪影響を及ぼす。アクティブマトリックス基板の製作には、複数の薄膜と複数の加工行程とが関係する。従来のアクティブマトリックス基板の製作では、薄膜と、該薄膜の厚さと、加工パラメータとが、薄膜トランジスタ (TFT) の性能と歩留りとを最適化するように選択され、これによつて表示装置の性能と歩留りが最適化される。しかしながら、制御コンデンサを同一基板上に形成すると、薄膜トランジスタスイッチ素子もしくは制御コンデンサに対する薄膜の厚さや加工条件が最適化されない。

次の例で、従来技術による製作における問題を説明する。制御コンデンサは、その面積の変更に

よつてキャパシタンスを変更しているため、第二の透明導電性電極を必要とする。該電極は、通常インジウム酸化スズ(ITO)からなる。該第二インジウム酸化スズ層は、薄膜トランジスタアレイの製作後に形成される。インジウム酸化スズの形成条件を最適にするためには、基板を摂氏 300 度以上に加熱する必要がある。しかしこの高温サイクルは、 α -Si 薄膜トランジスタの特性を劣化させる。

加工行程の総数を最小限とするために、薄膜トランジスタのバッシベーション層を制御コンデンサの誘電体として使用し、該コンデンサの面積を変更することが行なわれている。薄膜トランジスタのバッシベーション層に対する誘電体の種類と、該誘電体の厚さは、誘電体/半導体インタフェース特性と行程数とによつて決定される。しかしながら、制御コンデンサに対する誘電体の種類と、該誘電体の厚さは、該制御コンデンサに必要なキャパシタンス値によつて決定される。薄膜トランジスタと制御コンデンサとに対する誘電体の種類

とその厚さに関する上記の要件は、通常一致することがない。このため、同一の誘電体層を薄膜トランジスタのバッシベーション層と制御コンデンサとに同時に使用する場合、トレードオフが必要となる。同様に、薄膜トランジスタ構造内の誘電体を面積変更型制御コンデンサの製作に使用することはできるが、該薄膜トランジスタ構造と該制御コンデンサとに対する誘電体の厚さの要件はそれぞれ非常に異なっている。

他の問題としては、従来技術の従来からのアプローチでは、薄膜トランジスタ基板の加工行程数(マスキングのレベル)を増加してしまう点が挙げられる。行程数が増加すると、表示装置の欠陥レベルが上がり、製造の歩留りが減少する。アクティブマトリックス液晶表示パネルを成功裏に製作するためには、欠陥レベルを無視できる程度にまで下げ、製造の歩留りを向上させることが不可欠である。マスキングレベル数と行程数とが増加すると、歩留りと経費とが悪影響を受けるため、従来技術では、設計と加工との間でトレードオフ

を行なつて、アクティブマトリックス基板の製作に必要なマスキングレベル数を最小限とすることが求められる。このため、設計と加工との間のトレードオフのうち、性能や歩留りを悪化させるようなトレードオフを必要としない制御コンデンサ付ハーフトーンングレースケールの製作方法の開発が求められている。本発明は、制御コンデンサをアクティブマトリックス基板から分離して、アクティブマトリックス基板を従来通りの方法で製作することによつて、この必要性に込えている。制御コンデンサは、共通電極を有する第二基板上に製作される。アクティブマトリックスアレイと制御コンデンサアレイとを二個の表示ガラス基板間で分離することにより、各アレイを従来の方法で最適条件のもとで製作できる。このため、製品の性能と歩留りは向上し、経費は低減される。

〔発明の概要〕

本発明の目的は、ハーフトーンのグレースケールと広視角とを実現するアクティブマトリックス液晶表示装置と、概表示装置を製作する方法とを

提供することにある。関連する従来技術の分野では、従来のアクティブマトリックス内で副画素が定義される。本発明においては、副画素は共通電極基板によつて定義される。本発明のアクティブマトリックスは、画素のみを定義する。本発明では、アクティブマトリックスアレイを制御コンデンサアレイから分離している。アクティブマトリックス基板と共通電極基板との間で製作行程全体と行程数とを分離したことにより、製作行程の制御が容易となり、設計パラメータが最適化され、限界行程を含まない従来の製作方法を使用することができる。

〔実施例〕

第 1 図は、代表的なねじれネマチック液晶表示装置であつて、平行偏光子を有する表示装置における印加電圧に対する透過率の視角依存性を示すグラフである。このグラフは、表示面の垂直に対して 0 ないし 20 度の視角(θ)の場合の印加電圧に対する画素一個の透過率(T)を百分率で示している。電圧 V_A に対して、0 度の目視に対応す

る透過率 T_a は約 45% であり、20 度の目視に対応する透過率 T_b は約 80% である。これにより、78% ($(45-80/45) \times 100\%$) のグレースケールエラーが生ずる。グレースケールエラーが増大するにつれて、視角が限定されてくる。透過率 10% に対応する電圧をしきい電圧 (V_{th}) とし、透過率 90% に対応する電圧を飽和電圧 (V_s) とする。

第 2 a 図は、従来技術のアクティブマトリックスアレイ 10 の略図である。第 2 b 図は、第 2 a 図のハーフトーン画素と等価な電気回路 11 の略図である。薄膜トランジスタ (TFT) 15 と制御コンデンサ 20 とは、ともに基板 13 上に形成される。共通電極基板 17 は、共通の導体であるにすぎない。コンデンサ 19 は、基板 13 と基板 17 との間のキャパシタンスを表現している。これは、液晶表示装置の画素を使用することから生じるひとつの結果である。

従来技術では、ハーフトーンのアプローチによる広視角型アクティブマトリックス液晶表示装置

せいぜい副画素一個がしきい電圧 V_{th} と飽和電圧 V_s との間に存在するのみである。これにより、画素の輝度とグレースケールとの視角への依存度が大いに低められる。制御コンデンサ 20 のキャパシタンスは、該コンデンサの面積もしくは基板 13 の誘電体の厚さを変えることによつて変更される。

第 3 a 図、第 3 b 図は、それぞれ本発明によるアクティブマトリックスアレイ 12 と、一画素と等価な電気回路 14 とを示す略図である。薄膜トランジスタ (TFT) 15 と制御コンデンサ 20 は、二個の独立した基板 16, 18 上にそれぞれ形成される。アクティブマトリックスアレイ 12 は基板 16 上に、制御コンデンサ 20 は共通電極基板 18 上に、それぞれ形成される。アクティブマトリックス基板 16 は従来の方法で製作されるため、高性能、高歩留りを目標として最適条件下で設計、製作が可能である。アクティブマトリックスアレイ 12 は、a-Si 薄膜トランジスタ (TFT)、pol-y-Si 薄膜トランジスタ等を使用して製作される。

にグレースケールを生成する方法がすでに存在する。このハーフトーンのアプローチは次の事実に基づいている。すなわち、液晶の電気光学反応は、印加電圧がしきい電圧 V_{th} 未満である場合か、もしくは飽和電圧 V_s を越える場合 (第 1 図参照) は、視角から基本的に独立している。

画素のハーフトーン化は、第 2 b 図に示されるように、各画素を多数の副画素に分割し、各副画素に制御コンデンサ一個を直列に接続して達成している。制御コンデンサ 20 とアクティブマトリックスアレイ 10 は、同一の基板 13 上に同時に形成される。制御コンデンサ 20 は、分圧器として機能する。制御コンデンサ 20 の設定値を適切に選択することにより、副画素の電圧が変更される。該変更によつて各副画素が選択されて励起されると、該副画素の両端に現れる電圧は、飽和電圧 V_s 以上となる。一方、選択されなかつた副画素の電圧は、しきい電圧 V_{th} 以下となる。このように、薄膜トランジスタ (TFT) のソース電圧を変えていずれのグレーのレベルを選択した場合でも、

制御コンデンサ 20 は、該コンデンサのキャパシタンスと歩留りとの正確な目標値を達成するため、最適条件下で共通電極基板 18 上に形成される。

第 4 図は、共通電極基板 18 の略図である。各画素は 4 個の副画素に分割されている。第 4 図から明らかなように、制御コンデンサ 20 を形成するための薄膜層が 3 層重なっている。斜線部 22 は、共通電極基板上の第一インジウム酸化スズ (ITO) パターンを示している。該第一パターン 22 を第 5 図に別個に示す。平面パターン 24 は、基板 18 上にある制御コンデンサ 20 の第二インジウム酸化スズ (ITO) パターンを示している。該パターン 24 を第 7 図に別個に示す。パターン 22 とパターン 24 との間には、第 6 図に示されるように、パターン 26 の誘電体がある。

アクティブマトリックス液晶表示装置の製作方法の一実施例を第 13 図に示す。最初に、コーニング 7059 ガラスを使用して基板 18 を以下のステップで製作する。ステップ 1 では、300 オングストロームのインジウム酸化スズ (ITO) をスパッ

タリングによつて300℃で30分間形成する。第5図に示されるように、光蝕刻法によつて制御コンデンサ20の面積をパターン化し、エッチングを行なつて定義する。これにより、インジウム酸化スズ22の層は、共通電極として機能すると同時に、制御コンデンサ20の面積を定義する。ステップ2では、12,000オングストロームの窒化珪素誘電体をプラズマ形成し、第6図に示されるように光蝕刻法によつてパターン化し、エッチングを行なう。このパターンは、当該画素を構成する副画素のうちの1個の直列制御コンデンサを除去する。この副画素は、薄膜トランジスタ(TFT)のソース電圧が上昇すると、最初に励起される。ステップ3では、厚さ300オングストロームの第二のインジウム酸化スズ層をスパッタリングによつて300℃で形成し、400℃で30分間徐冷する。第7図に示されるように、光蝕刻法によつて副画素をパターン化し、エッチングを行なつて定義する。以上で共通電極基板18上に制御コンデンサ20の形成が完了する。

珪素と無定形珪素とを光蝕刻法でパターン化し、エッチングを行なつて、トランジスタのアイランド52を定義する。ステップ3では、5000オングストロームのアルミニウム合金(銅4%、珪素1%)をスパッタリングによつて形成する。このアルミニウム合金を光蝕刻法でパターン化し、エッチングを行なつて、ソース53とドレイン53とを定義する。ステップ4では、10,000オングストロームの二酸化珪素を、プラズマ強化化学蒸着法によつて250℃でパッシベーション層へと形成する。ステップ5では、1500オングストロームのアルミニウム合金をスパッタリングによつて遮光層へと形成する。ステップ6では、該遮光層56を光蝕刻法によつてパターン化し、エッチングを行なう。ステップ7では、パッシベーション層55を光蝕刻法でパターン化し、エッチングを行なつて画素54を除去したのち、該画素54のニクロムにエッチングを行なう。見易さを考慮して、第8b図では遮光層56とパッシベーション層55を示していない。以上でアクティブマトリ

アクティブマトリックス基板16は、従来の方法で最適条件下で製作して高い行程歩留りを目指す。第8a図、第8b図に示されるように、逆千鳥構造のa-Si薄膜トランジスタ(TFT)をアクティブマトリックス基板16内に使用する。第8a図は、一画素の薄膜トランジスタの断面図である。第8b図は、薄膜トランジスタ付画素の平面図である。まず、コーニング7059ガラス50を使用して、基板16を以下のステップで製作する。ステップ1では、300オングストロームのインジウム酸化スズ(ITO)をスパッタリングによつて300℃で形成し、400℃で30分間徐冷する。該基板を300℃まで冷却したのち、1200オングストロームのニクロムをスパッタリングによつて形成する。このニクロムとインジウム酸化スズとを光蝕刻法でパターン化し、エッチングを行なつて、画素54とゲートバス51とを定義する。ステップ2では、3000オングストロームの窒化珪素と1000オングストロームの無定形珪素とをプラズマ強化化学蒸着(PECVD)によつて250℃で順次形成する。次に窒化

ックス基板16の製作行程が完了する。

次に、アクティブマトリックス液晶表示部14は、第9図に示されるように組立てられる。第9図は、液晶材料64がアクティブマトリックス基板16と共通電極基板18との間にサンドイッチされており、スペーサ65によつて所望のセル間隔が保持されている様子を示している。表示部14ではMERCK 2861液晶材料を使用しており、4ミクロンのセル間隔を維持している。これらふたつの基板上の液晶配列層61は、ポリイミド層を機械的に摩擦することによつて形成される。偏光子62は、表示部14の外側表面(すなわち基板16, 18の外側表面)に平行に取り付けられる。表示部14は、組み付けられたのち、視角の関数としてのグレースケールのエラーについて検査される。従来の表示部と比較すると、ハーフトーン表示部14ではグレースケールの精度に大幅な改善が認められた。たとえば第10図に示されるように、40度の視角では、ハーフトーン表示部14のグレースケールエラーは-50%未満であつたの

に対し、従来の表示部では -350 歩に達していた。

第 11 図は、本発明による共通電極基板 30 の製作が完了した場合の同基板の断面図である。ここではカラーフィルタ 32 を使用して全カラー動作を行なっている。第 11 図から明らかなように、共通電極基板にはカラーフィルタアレイ 32 が含まれ、また制御コンデンサ 20 のアレイには第一インジウム酸化スズ(ITO)パターン 22、誘電体 26、第二インジウム酸化スズパターン 24 が含まれており、これらの構成部品はガラス基板 34 上に形成されている。電極はパターン 24 の一部であつて、副画素を定義している。アクティブマトリックス基板 16 は、表示部 14 の形成中に、パターン 24 を基準として液晶材料に登録される。

第 12 図は、多様な厚さを有するカラーフィルタを使用した共通電極基板 40 を示している。この図は、該共通電極基板の断面図である。カラーフィルタ 36 の厚さが多様であるため、各色の液晶セルの厚さが変化してコントラストが向上している。表示部 40 の他の構造上の特徴は、共通電

極基板 30 のそれと同一である。

以上の説明のように、本発明によれば、ハーフトーンのグレースケールと広視角とを有し、高い性能、高い製造歩留りを低コストで実現するアクティブマトリックス液晶表示装置と、概表示装置を製作する方法とが提供される。上記の詳細な説明は、もつぱら本発明を解説するためのものであつて、本発明の範囲を制約するものではない。また上記の実施例は、本発明を実施する場合に当発明者をもつとも好ましいと考える模範例であつて、当業者は本発明の精神から逸脱することなく種々の変更態様を実施することができよう。したがつて、かかる変更等はすべて本発明の範囲に含まれるとみなされる。

4. 図面の簡単な説明

第 1 図は代表的なねじれネマチック液晶表示装置であつて、平行偏光子を有する表示装置における印加電圧に対する透過率の視角依存性を示すグラフ、第 2a 図は従来技術による画素の略図、第 2b 図は第 2a 図に示された従来技術の画素と等価

な電気回路の回路図、第 3a 図は本発明に使用される画素の略図、第 3b 図は第 3a 図に示された画素と等価な電気回路の回路図、第 4 図は共通電極基板の一パターンを示す図、第 5 図は共通電極基板の製作に使用する第一インジウム酸化スズ層パターンを示す図、第 6 図は制御コンデンサ用の誘電体のパターンを示す図、第 7 図は共通電極基板の製作に使用する第二インジウム酸化スズ層パターンを示す図、第 8a 図は画素の薄膜トランジスタを示す断面図、第 8b 図は画素と薄膜トランジスタを示す平面図、第 9 図はアクティブマトリックス基板と共通電極基板との間にサンドイッチされた液晶材料の断面図であつて、スペーサによつて所望のセル間隔を維持していることを示す図、第 10 図は 40 度の視角において本発明と従来技術との間でグレースケールエラーを比較した図、第 11 図はカラーフィルタを使用した本発明の一実施例を示す図、第 12 図は多様な厚さのカラーフィルタを使用した他の実施例であつて、可変セル間隔の表示装置を形成している実施例を示す図、

第 13 図は本発明による製作方法の工程概要を示す図である。

10・・・アクティブマトリックスアレイ、
11・・・電気回路、18・・・共通電極基板、
20・・・制御コンデンサ、22, 24・・・パターン、40・・・表示部、51・・・グートバス、54・・・画素。

特許出願人 ハネウエル・インコーポレーテッド

代理人 山 川 政 樹

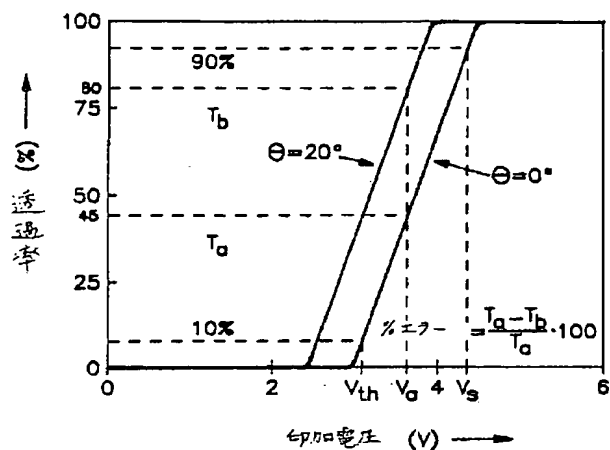


Fig. 1

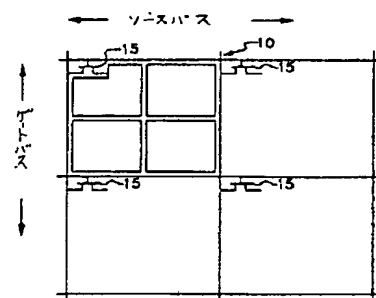


Fig. 2a

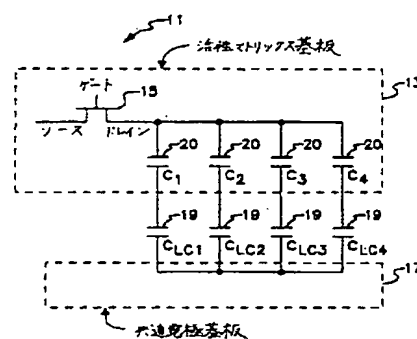


Fig. 2b

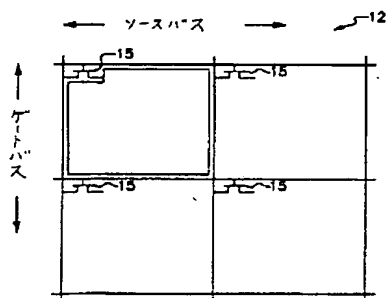


Fig. 3a

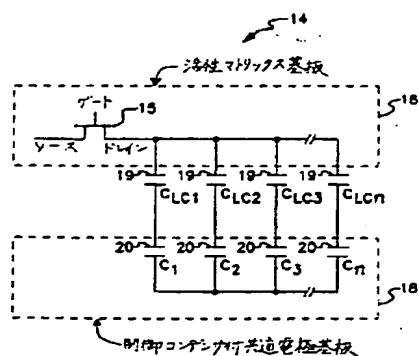


Fig. 3b

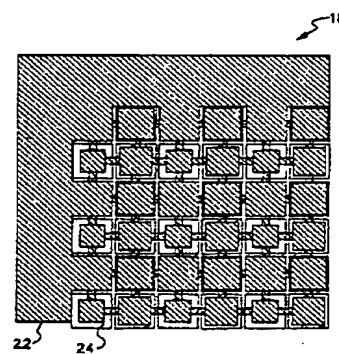


Fig. 4

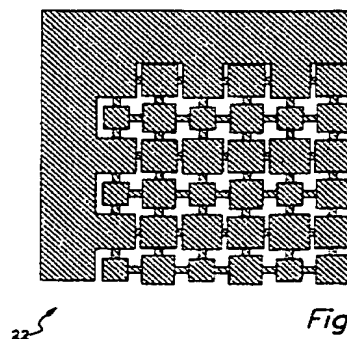


Fig. 5

